

Перспективы процессоров ARM для решения практических задач: тесты классической молекулярной динамики

В. Никольский^{2,3}, В. Вечер^{1,3}, В. Стегайлов¹

¹Московский физико-технический институт (государственный университет)

²Национальный исследовательский университет Высшая школа экономики

³Объединенный институт высоких температур РАН

Процессоры архитектуры ARM, изначально получившие широчайшее распространение во встраиваемых и компактных системах, в последние годы стремительно наращивают свои способности в области вычислительных задач. Ещё недавно эти процессоры не поддерживали аппаратное умножение, в ARMv7-A они получили много опциональных возможностей, а сейчас все современные модели серии Cortex-A имеют полноценную аппаратную работу с числами с плавающей точкой, возможности SIMD, также длинный конвейер и внеочередное исполнение. Переход к 64-разрядной архитектуре и развитие соответствующего ассемблера Aarch64 явным образом открывают ARM путь на серверный рынок. В условиях такого быстрого развития аппаратуры узким местом становится разработка соответствующих программных сред и компиляторов.

Все это приводит к тому, что исследователи должны сконцентрировать своё внимание на тестировании новых программно-аппаратных платформ. В прежних работах нами уже произведен анализ производительности четырёхъядерных процессоров Cortex-A5 [2], Cortex-A15 и Cortex-A57 [3], сходящих в состав систем-на-чипе ODROID-C1, Nvidia Jetson TK1 & TX1 (под управлением 32-битной среды). В этой работе результаты расширены тестами на новом серверном процессоре, включающем 32 ядра 64-битной архитектуры Cortex-A57.

Основным инструментом для оценки производительности в данной работе выступает Empirical Roofline Toolkit – он позволяет детально изучить особенности пропускной способности и получить информацию о максимальной производительности. С позиции молекулярно-динамических (МД) расчетов мы тестируем LAMMPS (один из популярных МД пакетов) с использованием модели Леннард-Джонсовской жидкости. Полученные результаты можно объединить [1] в общую метрику “время решения задачи к пиковой производительности (R_{peak})”, которая открывает широкие возможности для сравнения эффективности не только разных процессоров, но и ускорителей. Производится сравнение новейшего сервера на базе Cortex-a57 с Intel Xeon актуальной архитектуры Haswell, а также накопленные данные для всевозможных архитектур.

Новым подходом является попытка построить модель, аналогичную Roofline, посредством изменения радиуса обрезки при вычислении межатомного взаимодействия в расчёте LJ модели и измерении времени решения. Такой подход позволяет с учётом знаний об особенностях алгоритма перейти к привычной величине Флоп/с. На основании полученных графиков можно сделать выводы об эффективности МД алгоритма на данной архитектуре при работе в разных вычислительных режимах и об ограничениях со стороны аппаратного комплекса, препятствующих достижению максимальной производительности.

Данная работа поддерживается грантом РФФИ14-50- 00124.

Литература

[1] V. V. Stegailov, N. D. Orekhov, and G. S. Smirnov, Parallel Computing Technologies: 13th International Conference, PaCT 2015, Petrozavodsk, Russia, Aug 31-Sept 4, 2015, Proceedings. Springer International Publishing, 2015, ch. HPC Hardware Efficiency for Quantum and Classical Molecular Dynamics, pp. 469–473.

[2] V. Nikolskiy and V. Stegailov, “Floating-point performance of ARM cores and their efficiency in classical molecular dynamics,” Journal of Physics: Conference Series, vol. 681, no. 1, p. 012049, 2016.

[3] V.P. Nikolskiy, V.V. Stegailov, and V.S. Vecher, "Efficiency of the Tegra K1 and X1 Systems-on-Chip for Classical Molecular Dynamics," in Proceedings of the 14th International Conference on High Performance Computing & Simulation (HPCS-2016), Innsbruck, Austria, July 18-22, 2016, p.682-689. DOI: 10.1109/HPCSim.2016.7568401